CERAMIC WIRING BOARD, AND MANUFACTURING METHOD

Publication number: JP2002171029
Publication date: 2002-06-14

Inventor:

MORITA YUKIO; INOUE TOMOKI

Applicant:

KYOCERA CORP

Classification:

- international:

H05K1/02; H01L23/12; H01L23/13; H05K3/04;

H05K1/02; H01L23/12; H05K3/02; (IPC1-7): H05K1/02;

H01L23/12; H01L23/13; H05K3/04

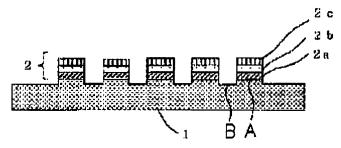
- European:

Application number: JP20000364693 20001130 Priority number(s): JP20000364693 20001130

Report a data error here

Abstract of JP2002171029

PROBLEM TO BE SOLVED: To provide a highly insulated ceramic wiring board, having a minutely patterned wiring conductive layer, while there is no short-circuiting between wiring conductive layers. SOLUTION: In the ceramic wiring board, a wiring conductive layer 2 is formed on a main face of the ceramic substrate 1. In the main face thereof, a forming part of the wiring conductive layer 2 is made larger in height than that of the remaining nonforming part by 1 to 50 &mu m.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2002-171029 (P2002-171029A)

(43)公開日 平成14年6月14日(2002.6.14)

| (51) Int.Cl. ⁷ | | 識別記号 | F Ι | | Ť | 7](参考) |
|---------------------------|-------|------|------------|-------|---|-----------|
| H05K | 1/02 | | H05K | 1/02 | Λ | 5 E 3 3 8 |
| H01L | 23/13 | | | 3/04 | D | 5 E 3 3 9 |
| | 23/12 | | H01L | 23/12 | С | |
| H 0 5 K | 3/04 | | | | D | |

審査請求 未請求 請求項の数2 OL (全 5 頁)

| (21)出顧番号 | 特願2000-364693(P2000-364693) | (71) 出願人 | 000006633 |
|--------------|-----------------------------|-------------|---------------------|
| (00) (UF4 F) | | | 京セラ株式会社 |
| (22) 出願日 | 平成12年11月30日(2000.11.30) | | 京都府京都市伏見区竹田鳥羽殿町 6番地 |
| | | (72)発明者 | 森田 幸雄 |
| | | | 鹿児島県国分市山下町1番1号 京セラ株 |
| | | | 式会社鹿児島国分工場内 |
| | | (72)発明者 | 井上 友喜 |
| | | (////////// | 鹿児島県国分市山下町1番1号 京セラ株 |
| | | | |
| | | | 式会社鹿児島国分工場内 |
| | | | |
| | | | |
| | | | |
| | | | • |
| | | } | |

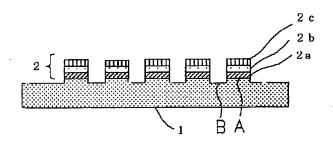
最終頁に続く

(54) 【発明の名称】 セラミック配線基板およびその製造方法

(57)【要約】

【課題】配線導体層間でショート等が発生せず絶縁性が 高く、また微細パターン化された配線導体層を有するセ ラミック配線基板を提供すること。

【解決手段】セラミック基板1の主面に配線導体層2が 形成されたセラミック配線基板であって、主面のうち配 線導体層2の形成部が配線導体層2の非形成部より1~ 50μm高くなっている。



【特許請求の範囲】

【請求項1】セラミック基板の主面に配線導体層が形成されたセラミック配線基板であって、前記主面のうち前記配線導体層の形成部が前記配線導体層の非形成部より1~50μm高くなっていることを特徴とするセラミック配線基板。

【請求項2】セラミック基板の主面全面に導体層を形成し、該導体層上にレジスト層を形成し、フォトリソグラフィ法によって前記レジスト層を所定パターンに加工し、平均粒径10~30μmの砥粒を用いたサンドブラスト法により前記レジスト層および露出した不要な導体層部を除去していき前記レジスト層が除去された後平均粒径1~50μmの前記砥粒を用いて除去し、前記不要な導体層部を除去した後さらに前記不要な導体層部直下のセラミック表面を1~50μmの深さになるまで除去して、前記セラミック基板の主面に前記所定パターンの配線導体層を形成することを特徴とするセラミック配線基板の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、微細パターンの配 線導体層が形成されたセラミック配線基板およびその製 造方法に関するものである。

[0002]

【従来の技術】従来、微細なパターンの配線導体層を有するセラミック配線基板は、イオンプレーティング法、真空蒸着法、スパッタリング法などの薄膜形成技術によりセラミック基板に金属薄膜から成る導体層を被着させ、フォトリソグラフィ法によりレジスト層をパターン加工し、エッチング法によりレジスト層および導体層の不要部分を除去して所定パターンの配線導体層を形成することにより、作製される。エッチング法には、エッチング液を用いて不要な導体層をイオン化させて除去するウエットエッチング法と、真空装置内でプラズマ、イオンなどを用いて不要な導体層を除去するドライエッチング法とがある。

[0003]

【発明が解決しようとする課題】しかしながら、近年、上記従来のセラミック配線基板においてはより小型化が要求されており、このため隣り合う配線導体層間の間隔をより狭くして微細パターン化する必要があるが、従来のセラミック配線基板では、エッチング法で除去した後に導体層の一部が残留し、隣り合う配線導体層間の絶縁性が劣化したり、ショートするという問題点を有していた。

【0004】また、一般に金属薄膜よりなる配線導体層の場合、密着金属層、拡散防止層、主導体層を順次積層した3層構造になっている。このため、ウエットエッチング法により配線導体層の不要部分を除去する場合、各層を選択的にエッチングできるエッチング液がそれぞれ

必要となり、パターン加工に時間がかかるとともに高コスト化する。

【0005】また、一般的に薄膜形成技術で金属薄膜をセラミック基板に被着させる際に、セラミック基板を加熱するとセラミック基板と金属薄膜との密着性が向上することが知られているが、各層の界面部で上下層の両者の金属薄膜の合金層が形成されてしまう。この合金層はウエットエッチング法では除去されにくいため、エッチング液に浸漬する時間が長くなり、合金層よりもその上部の金属薄膜が幅方向でエッチングが進み、その金属薄膜の幅が細くなるオーバーエッチングが生じることがあった。このオーバーエッチングによって、配線導体層の幅を精度よく形成できなくなり、また微細パターンの配線導体層の場合配線導体層が剥がれるという問題があった。

【0006】さらに、エッチング液は、使用する度に金属薄膜がイオン化されてエッチング液中のイオン濃度が増加するため、使用する度にエッチングに要する時間が変化するため、エッチング終了のタイミングは作業者が目視によって経験的に判断するところが大きく、従って作業者によって製品の仕上がりが大きく異なるという問題があった。

【0007】一方、ドライエッチング法によって金属薄膜の不要な部分を除去する場合、真空装置内にて行うため一度に真空装置内に入れることができる数量が限られ、また初期の真空引きに時間がかかり、さらにエッチング時間もウエットエッチング法に比べて大変長いため、生産性が悪いという問題があった。

【0008】従って、本発明は上記事情に鑑みて完成されたものであり、その目的は、隣り合う配線導体層間の間隔がより幅狭化された微細パターンなものでり、また隣り合う配線導体層間の絶縁性が良好なセラミック配線基板、およびその製造方法を提供することにある。

[0009]

【課題を解決するための手段】本発明のセラミック配線 基板は、セラミック基板の主面に配線導体層が形成され たセラミック配線基板であって、前記主面のうち前記配 線導体層の形成部が前記配線導体層の非形成部より1~50μm高くなっていることを特徴とする。

【0010】本発明は、上記の構成により、隣り合う配 線導体層間のセラミック表面の不要な導体層は除去され てまったく存在しなくなるとともに隣り合う配線導体層 間のセラミック表面を介した距離が長くなるので、隣り 合う配線導体層間の絶縁性がきわめて良好になり、その 結果微細パターン化された配線導体層を有する信頼性の 高いセラミック配線基板を提供することができる。

【0011】本発明のセラミック配線基板の製造方法は、セラミック基板の主面全面に導体層を形成し、該導体層上にレジスト層を形成し、フォトリソグラフィ法によって前記レジスト層を所定パターンに加工し、平均粒

径10~30μmの砥粒を用いたサンドブラスト法により前記レジスト層および露出した不要な導体層部を除去していき前記レジスト層が除去された後平均粒径1~50μmの前記砥粒を用いて除去し、前記不要な導体層部を除去した後さらに前記不要な導体層部直下のセラミック表面を1~50μmの深さになるまで除去して、前記セラミック基板の主面に前記所定パターンの配線導体層を形成することを特徴とする。

【0012】本発明は、上記の構成により、フォトリソグラフィ法によりレジスト層をパターン加工しているので、印刷法等に比べて高精度であり、微細パターンの配線導体層を有するセラミック配線基板となる。また、サンドブラスト法によって不要な導体層と一緒にセラミック基板表面部分をも除去するため、製造後の隣り合う配線導体層間のショートおよび絶縁不良を引き起こす導体層の残留が全くないセラミック配線基板を製造できる。【0013】また、レジスト層は樹脂層であるため粘り

【0013】また、レジスト層は樹脂層であるため粘りがあり、平均粒径の小さすぎる砥粒では衝突時に運動エネルギーが吸収されて効率良く除去するのが困難であり、一方平均粒径の大きすぎる砥粒では除去後の面性状が粗くなり精密な加工が難しくなる。従って、レジスト層を除去するまでは平均粒径10~30μmと中程度の砥粒を用いると、効率良く除去できるとともに除去後の面性状も良好なものとなる。

[0014]

【発明の実施の形態】本発明のセラミック配線基板およびその製造方法について以下に説明する。図1は、本発明のセラミック配線基板の断面図である。1はセラミック基板、2は配線導体層、2 a は密着金属層、2 b は拡散防止層、2 c は主導体層である。また、A は、セラミック基板1の主面のうち配線導体層2の形成部、B は配線導体層2の非形成部である。

【0015】セラミック基板1は、酸化アルミニウム ($A1_2O_3$) 質焼結体、ムライト ($3A1_2O_3 \cdot 2Si$ O_2) 質焼結体、窒化アルミニウム (A1N) 質焼結体、炭化珪素 (SiC) 質焼結体、ガラスセラミックス 焼結体等の焼結体によって形成される。

【0016】例えば、酸化アルミニウム質焼結体で形成される場合には、酸化アルミニウム、酸化珪素(SiO2)、酸化マグネシウム(MgO)、酸化カルシウム(CaO)等の原材料粉末に、適当な有機溶剤、溶媒を添加混合して泥漿状となすとともに、これをドクターブレード法等によってセラミックグリーンシートに貫通導体等のための適当な打ち抜き加工を施し、所定の形状となすとともに高温で焼成することにより製作される。

【0017】このセラミック基板1の上面に、蒸着法、スパッタリング法、イオンプレーティング法およびメッキ法等の薄膜形成法によって、配線導体層2が被着される。配線導体層2は、例えば密着金属層2a、拡散防止

層2b、主導体層2cを順次積層させた3層構造を有している。

【0018】密着金属層2aは、例えばTi、Cr、Ta、Nb、Ta2Nstanta0 i -Cr fa fa2nstanta0 fa2

【0019】また拡散防止層2bは、例えばPt、Pd、Rh、Ru、Ni 、Ni —Cr 合金またはTi —W 合金等のうち少なくとも1種より成るのがよく、その厚さは0.05 ~ 1 μ m程度が好ましい。0.05 μ m未満ではピンホール等の欠陥が発生して拡散防止層としての機能を果たしにくくなり、1 μ mを超えると成膜時の内部応力によって剥離が生じやすくなる。

【0020】さらに主導体層2cは、例えばAu、AgまたはCu等のうち少なくとも1種より成るのがよく、その厚さは $0.1\sim5\mu$ m程度がよい。 0.1μ m未満では、電気抵抗が大きくなる傾向にあり、 5μ mを超えると成膜時の内部応力により剥離を生じ易くなる。また、Cuを用いる場合は、表面酸化防止のためにメッキ法によりNi層とAu層を表面に形成するのがよい。

【0021】本発明のセラミック配線基板の製造方法について以下に説明する。本発明の製造方法は以下の工程[1]~[5]を具備する。

【0022】[1]セラミック基板1の主面全面に、薄膜形成法により導体層を形成する。この場合、印刷法等の厚膜法により導体層を形成してもよいが、厚膜法による導体層は厚いためにレジスト層がすぐに除去されてしまうという問題が発生し易い。

【0023】[2] 導体層上にレジスト層を形成し、フォトリソグラフィ法によってレジスト層を所定パターンに加工する。具体的には、配線導体層2を被着した後、その上面に20~50μm程度の厚みのドライフィルムレジストを貼り付け、フォトリソグラフィ法によりレジストパターンを加工形成する。

【0024】[3] 平均粒径10~30μmの砥粒を用いたサンドブラスト法によりレジスト層および露出した不要な導体層部を除去していく。

【0025】[4]レジスト層が除去された後平均粒径 1~50μmの砥粒を用いて除去を続行する。

【0026】[5]不要な導体層部を除去した後さらに不要な導体層部直下のセラミック表面を1~50μmの深さになるまで除去して、セラミック基板の主面に所定パターンの配線導体層を形成する。この場合、不要な導体層部直下のセラミック表面の深さが1μm未満では、不要な導体層部の除去が不十分であり、導体層の一部が残留する可能性がある。50μmを超えると、セラミック基板の強度が低下して割れ等が発生し易くなる。

【0027】次に、サンドブラスト法について以下に説

明する。レジストパターンが加工された面の上方から酸化アルミニウム質焼結体、ムライト質焼結体、窒化アルミニウム質焼結体、炭化珪素質焼結体、ガラスセラミックス焼結体等からなる微粒子(砥粒)を噴射させ、ドライフィルムレジストが覆われていない配線導体層2の不要部分を除去する。

【0028】砥粒の平均粒径は、レジスト層を除去するまでは10~30μmとする。これは、レジスト層が樹脂層であるため粘りがあり、平均粒径が10μm未満の砥粒では衝突時に運動エネルギーが吸収されて効率良く除去するのが困難であり、一方平均粒径が30μmを超える砥粒では除去後の面性状が粗くなり精密な加工が難しくなるからである。従って、レジスト層を除去するまでは平均粒径10~30μmと中程度の砥粒を用いると、効率良く除去できるとともに除去後の面性状も良好なものとなる。

【0029】また、レジスト層除去後の砥粒の平均粒径は1~50μm程度とする。1μm未満では、配線導体層2の不要部分を除去する時間が長くなるため生産性が上がりにくく、50μmを超えると微細なパターンを形成するためには1~10μmとするのがよい。砥粒としてセラミック基板1の材料と同じものを用いた場合、セラミック基板1の除去されたものも、再度噴射させる砥粒として再利用できる点で好ましい。また、窒化アルミニウム質焼結体や炭化珪素質焼結体等から成る硬質の砥粒を用いると、加工速度を上げることができる。さらに、配線導体層2は、窒化アルミニウム質焼結体や炭化珪素質焼結体等から成る硬質の砥粒で除去し、その後、セラミック基板1の表面はセラミック基板1と同じ材料からなる砥粒で除去してもよい。

【0030】かくして、本発明のセラミック配線基板は、隣り合う配線導体層間のセラミック表面の不要な導体層は完全に除去されるとともに隣り合う配線導体層間のセラミック表面を介した距離が長くなるので、隣り合う配線導体層間の絶縁性がきわめて良好になり、その結果微細パターン化された配線導体層を有する信頼性の高いセラミック配線基板となる。

【0031】また、本発明のセラミック配線基板の製造 方法は、レジスト層を効率良く除去できるとともに除去 後の面性状も良好なものとなり、配線導体層の微細加工 が可能となる。

【0032】なお、本発明は上記実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲内におい

て種々の変更を行うことは何等差し支えない。

[0033]

【発明の効果】本発明は、セラミック基板の主面のうち配線導体層の形成部が配線導体層の非形成部より1~50μm高くなっていることにより、隣り合う配線導体層間のセラミック表面の不要な導体層は除去されてまったく存在しなくなるとともに隣り合う配線導体層間のセラミック表面を介した距離が長くなるので、隣り合う配線導体層間の絶縁性がきわめて良好になり、その結果微細パターン化された配線導体層を有する信頼性の高いセラミック配線基板を提供し得る。

【0034】本発明のセラミック配線基板の製造方法 は、セラミック基板の主面全面に導体層を形成し、導体 層上にレジスト層を形成し、フォトリソグラフィ法によ ってレジスト層を所定パターンに加工し、平均粒径10 ~3.0 μmの砥粒を用いたサンドブラスト法によりレジ スト層および露出した不要な導体層部を除去していきレ ジスト層が除去された後平均粒径1~50 mmの砥粒を 用いて除去し、不要な導体層部を除去した後さらに不要 な導体層部直下のセラミック表面を1~50 µmの深さ になるまで除去することにより、フォトリソグラフィ法 によりレジスト層をパターン加工しているので、印刷法 等に比べて高精度であり、微細パターンの配線導体層を 有するセラミック配線基板となる。また、サンドブラス ト法によって不要な導体層と一緒にセラミック基板表面 部分をも除去するため、製造後の隣り合う配線導体層間 のショートおよび絶縁不良を引き起こす導体層の残留が 全くないセラミック配線基板を製造できる。

【0035】また、レジスト層は樹脂層であるため粘りがあり、平均粒径の小さすぎる砥粒では衝突時に運動エネルギーが吸収されて効率良く除去するのが困難であり、一方平均粒径の大きすぎる砥粒では除去後の面性状が粗くなり精密な加工が難しくなる。従って、レジスト層を除去するまでは平均粒径10~30μmと中程度の砥粒を用いることで、効率良く除去できるとともに除去後の面性状も良好なものとなる。

【図面の簡単な説明】

【図1】本発明のセラミック配線基板の断面図である。 【符号の説明】

1:セラミック基板

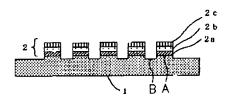
2:配線導体層

2 a:密着金属層

2b:拡散防止層

2 c:主導体層

【図1】



フロントページの続き

Fターム(参考) 5E338 AA05 AA18 BB61 BB63 CC01

CD11 EE11

5E339 AB06 AC02 AC07 BC01 BD03

BD05 BD08 BD11 BE01 CC01

CD01 CE12 CE15 CF15 CG02

DD02 FF02 FF10